

## 3D NANDを構築する

3D NANDは、チップにより多くのトランジスタを詰め込むのに、結構単純な方法を使っている。トランジスタを側面に構築するという、半導体の通常の製法とはかけ離れた方法を使っているのだ。ほとんどのチップはフォトリソグラフィ処理によって製造される。何十億のトランジスタをチップ上に作るために必要とされるパターンは、写真の陰画に似たマスクと言われるものを通した明るい光によってシリコンウェハの表面に投影され、次にシリコンの露出されなかった部分が処理される。これがプレーナの製法だ。写真は常に2次元である。ではこれは、3Dではどのように展開されるのか？

3D NANDを生み出したイノベーターたちは、自分たちが使いたいと思っている反復が非常に多いパターンは、別な方法で構築できると確信していた。チップの表面に多くの物質の層を作れば（どこかレイヤー・ケーキのケーキとフロスティングに似ている）、その層全てをエッチングして穴を作るはずだ。そうすれば、穴の壁面に横向きに写真を焼き付けたような構造ができるだろう。層が交互に入れ替わるパターンが、すでに中で出来ているおかげで、フォトリソグラフィ処理を行わずにこの構造が完成する。もちろん、これ以外にももっとたくさんの方がいるが、これが3D NANDの基本となる仕組みである。

